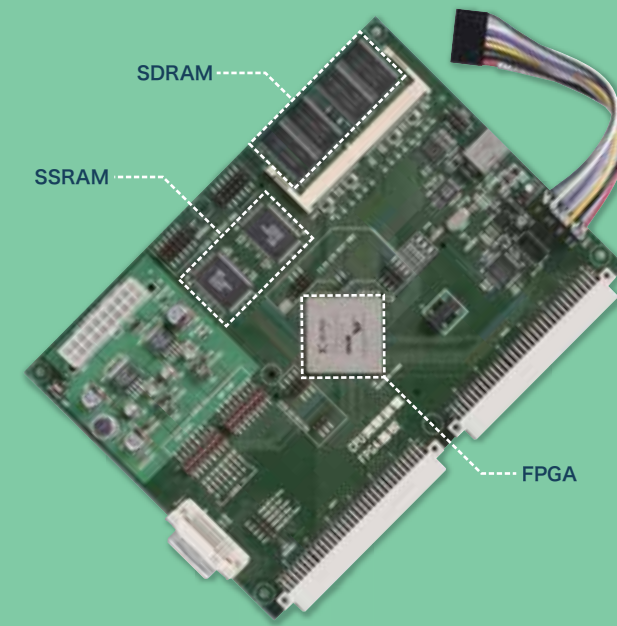


# CPU実験 — ほんとうのコンピュータ自作

3学年の冬学期になると、『プロセッサ・コンパイラ実験』——通称「CPU実験」が始まり、4～6人の各チームに、FPGA基板と道具がいくつか渡されます。ミッションは「半年かけてできるだけ速いコンピュータを作れ」。それから翌年3月の発表会までのあいだに、課題のCGプログラムが動くよう、独自のCPUやコンパイラなどをイチから設計・製作します。ハードなもの、OB・OGの誰もが「楽しかった」と口を揃えるこの実験の様子を、紹介しましょう。



CPUの実装に使用するFPGA基板

CPUにはFPGA(電気的な方法で内部のロジックを自由にデザインして書き換えられるLSI)を使用する。写真中央は、100万ゲート規模の回路を実装可能なFPGA。周りに、メモリ(SSRAM、SDRAM)、入出力端子(DVI、USB)、回路書込み用のケーブルなどが備えられ、FPGAに論理回路を入力してやると利用可能になる。外付けの拡張基板上に、作業用コンピュータと通信するための入出力端子(RS232C)、電圧を変換するチップ、開発初期にFPGAの動作確認に使うLED、抵抗などを、ハンダ付けしていく。

実験は、まずCPUの命令セット/アーキテクチャの設計から始め、CPU、コンパイラ、アセンブラやシミュレータを分担して実装、というふうに進みます。

## みんなでアーキテクトになる

この段階では、最初にCPUの命令セット——CPUが備える命令群などのアーキテクチャを決めます。複雑な仕様になると完成させるのが難しくなるので、最初は既存のCPUアーキテクチャを参考に、シンプルな設計から始めることが多いようです。CPUの実装のしやすさと、コンパイラの開発のしやすさは、相容れない場合もあります。うまくそのバランスをとることがたいせつです。

仕様が固まると、各自の興味・得意不得意を考慮して分担を決め、開発にとりかか

ります。実は、技術的な知識だけでなく、半年にわたるプロジェクトワークもたいへん貴重な経験になります。

## CPUを詳細に設計する

回路が大規模になった現在、論理回路の実装は、回路図上でゲートを配線する代わりに、HDL(ハードウェア記述言語)を用いるのが主流です。HDLはプログラミング言語に似ていて、回路の動作を詳細に記述できます。CADというソフトが、HDLを元にFPGA内に実際の回路を自動配置・配線しますが、必ずしも最適とはなりません。思い通りの回路を得られるように、CADの動作を見越してHDLを書くのも腕の見せどころ。手動で配置・配線する猛者も現れます。設計した論理回路は、HDLシミュレータで表示される波形図で検証します。

## コンパイラを開発する

課題プログラムはMLというプログラミング言語で書かれているので、そのコンパイラが必要です。最近ではMLで実装されたきれいでわかりやすいMLコンパイラがあるので、これを改造してまず動作させ、より効率の良い命令列を生成するように改良することが多いようです。既存の最適化手法も採り入れますが、やはり、自分たちのCPUに合わせた独自の方法を試行錯誤することになります。三角関数のような一般的な関数も、コンパイラとともに用意します。

## ツールいろいろ

CPUが動作しだすまで、ソフトウェア係は何もしないのでしょうか? いいえ。最初にCPUと同じように動作するシミュレータ

を作り、ツールもCPUと並行して開発します。ツールが果たす役割は大きく、コンパイラが生成した命令列を検証したり、実行時間を予測してアーキテクチャを改良するためにも使用します。命令の取捨選択のために命令の使用頻度を調べたり、パラメータを変更して実行したり、といったことも行います。さまざまなパラメータでデータを一気に取得するようときには、情報科学科のクラスタシステムなどを活用します。

## テスト

ひととおり出来上がると、実際にFPGAに回路のデータを送り込んでテストします。一見うまく動いているようでも、不具合や仕様の解釈違いはあるもので、ここから完成までは思いのほか長かかります。ハードウェアに不具合がある可能性もあ

り、出力される信号をオシロスコープで調べることもあります。

## 完動からの長い旅

ついに、課題プログラムが動き、CGが描画される日がやってきます。でもこれでおしまいはありません。スピードコンテストに向けたここからの高速化が、CPU実験の最も楽しいところです。性能の記録更新を狙って、何度か設計しなおし、シンプルで周波数が高いもの、独特な命令や複雑な機構を採用したものと、既存の枠にとられないアーキテクチャを工夫します。過去の例では、パイプライン、レジスタフォワードリング、VLIW、スーパースカラ、キャッシュ、分岐予測、スクラッチパッドメモリなどが導入されました(興味のある人はぜひWebなどで調べてみてください)。

課題プログラムを徹底的に解析してコンパイラを最適化したりもします。つくったコンピュータがどんどん速くなっていくのは、とても気分の良いものです。

発表会には、院生なども大勢訪れます。それぞれのチームが半年もかけた自分たちのアーキテクチャやコンパイラを熱く語り、無事に完成したチームは実際にCPUを実行させてデモを行います。

年々更新されている記録には、先輩から継承されたCPU実験のノウハウがかたちとなって表れています。数年前の「夢の20秒」というフレーズも、いまではすっかり現実のもの。そして、発表会が終わっても、なぜか挑戦が続きます。2008年には発表後の改良を経て10秒を切った人も現れました。そこまで熱くなれるのがCPU実験なのです。

(2009年3月 谷田直輝)



HDLシミュレータで出力信号をチェックし、回路を合成する。



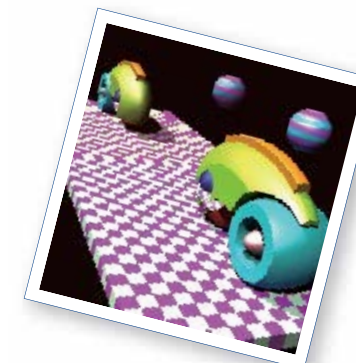
シミュレーションなどの時間がかかる作業には、情報科学科のクラスタシステムを使用する。



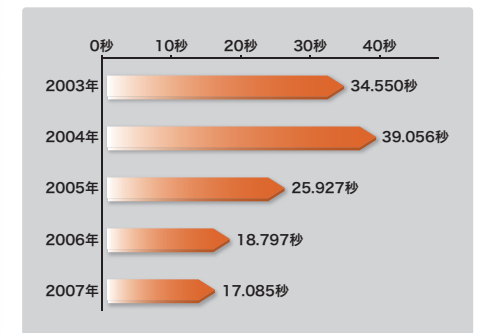
拡張基板上に、追加の素子やLEDをハンダ付け。製作者の好みができる。



FPGAに回路のデータを送り込んでテストする。



課題プログラムは例年レイトレーシングによるCG。TRONに登場する車が表示される。



課題プログラムの実行時間の推移。2006年に夢の20秒突破を果たした。